

BEST AVAILABLE COPY

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-064024

(43)Date of publication of application : 07.03.1997

(51)Int.Cl.

H01L 21/31

C23C 16/50

H01L 21/205

H01L 21/316

(21)Application number : 07-210664

(71)Applicant : SONY CORP

(22)Date of filing : 18.08.1995

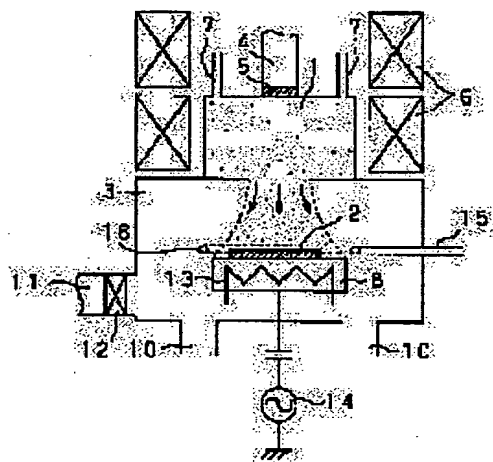
(72)Inventor : MUROYAMA MASAKAZU

(54) PLASMA CVD SYSTEM AND FILM FORMATION METHOD USING IT

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a plasma CVD system and a film formation method, using it, which secure in-plane uniformity of coverage and obtain in-plane uniformity of bury-characteristic even when a wafer is made large bore

SOLUTION: A bias ECR plasma CVD system consists of a plasma chamber 1 generating plasma and a reaction chamber 3 performing film formation on a wafer 2, and a susceptor 8 on which the wafer 2 is mounted is assigned in the reaction chamber 3, so that temperature up of the wafer 2 and application of substrate bias are enabled. And, on the side wall surface of the reaction chamber 3, a gas supply port 16 is opened on the same plane with the surface of the wafer 2. And, raw material gas is horizontally supplied from the gas supply port 16 toward the surface of the wafer 2, so that raw material gas concentration is made uniform near the surface of the wafer 2, and chemical species generated here are diffused against the wafer 2 at point-blank range.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

第93102038号初審引證附件 I

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-64024

(43) 公開日 平成9年(1997)3月7日

(51) Int. Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/31			H 0 1 L 21/31	C
C 2 3 C 16/50			C 2 3 C 16/50	
H 0 1 L 21/205			H 0 1 L 21/205	X
21/316			21/316	

審査請求 未請求 請求項の数 5 O L (全 8 頁)

(21) 出願番号 特願平7-210664

(22) 出願日 平成7年(1995)8月18日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 室山 雅和

東京都品川区北品川6丁目7番35号 ソニ

ー株式会社内

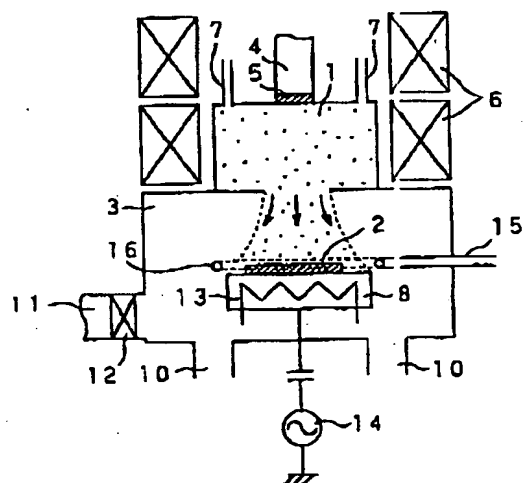
(74) 代理人 弁理士 小池 晃 (外2名)

(54) 【発明の名称】 プラズマCVD装置およびこれを用いた成膜方法

(57) 【要約】

【課題】 ウェハを大口径化しても、カバレッジの面内均一性を確保でき、埋め込み特性の面内均一性が図れるプラズマCVD装置を提供する。また、これを用いた成膜方法を提供する。

【解決手段】 本発明を適用したバイアスECRプラズマCVD装置は、プラズマを発生させるプラズマ室1と、ウェハ2に対する成膜がなされる反応室3とからなり、該反応室3には、ウェハ2を載置するサセプタ8が配設され、ウェハ2の昇温、基板バイアスの印加が可能となされる。また、この反応室3の側壁面には、ガス供給口16が、ウェハ2表面と同一平面上に開口される。そして、このガス供給口9からウェハ2表面に向けて水平に原料ガスを供給することにより、ウェハ2表面近傍で原料ガス濃度を均一化することができ、ここで生成された化学種をウェハ2に対して至近距離から拡散させることができる。



- 1: プラズマ室
- 2: ウェハ
- 3: 反応室
- 8: サセプタ
- 14: RF電源
- 16: リング状ノズル

バイアスECRプラズマCVD装置の一構成例

(2)

特開平9-64024

【特許請求の範囲】

【請求項1】 チャンバ内に、プラズマを生成するためのプラズマ励起手段と、基体を載置するための載置手段と、原料ガスを供給するためのガス供給手段とを有し、前記原料ガスのプラズマを用いて、前記基体上に所望の材料膜を成膜するプラズマCVD装置において、前記ガス供給手段のガス供給口が、前記基体の表面と略同一平面上に開口されていることを特徴とするプラズマCVD装置。

【請求項2】 前記ガス供給口が、前記基体の外周に沿って配設されたリング状ノズルに開口されているものであることを特徴とする請求項1記載のプラズマCVD装置。

【請求項3】 前記ガス供給口が、前記チャンバの壁面に開口されていることを特徴とする請求項1記載のプラズマCVD装置。

【請求項4】 プラズマCVD装置のチャンバ内で原料ガスのプラズマを生成させ、該チャンバ内に載置された基体上に所望の材料膜を成膜するに際し、前記原料ガスを前記基体の表面と略同一平面から供給することを特徴とする成膜方法。

【請求項5】 前記所望の材料膜として、金属薄膜あるいは絶縁膜を成膜することを特徴とする請求項4記載の成膜方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、プラズマCVD装置に関する。また、半導体装置の製造プロセスの中で、このプラズマCVD装置を用いて所望の材料膜を成膜する方法に関する。

【0002】

【従来の技術】近年、半導体デバイスの微細化・高集積化に伴って配線パターンは微細化・多層化の方向に進んでいる。しかし、半導体デバイスの微細化・高集積化によって層間絶縁膜の段差が大きく且つ急峻となると、その上に形成される配線パターンの加工精度、信頼性は低下し、半導体デバイス自体の信頼性をも低下させる要因となる。このため、主としてスパッタリング法により成膜されるA1系材料よりなる配線層の段差被覆性（カバレッジ）を大幅に改善することが困難である現在、平坦化された層間絶縁膜（以下、平坦化絶縁膜と称す。）を形成することが必要とされている。

【0003】従来、平坦化絶縁膜を形成する技術としては、例えばSOG（Spin On Glass）を塗布する方法、絶縁膜をさらにレジスト材料で平坦化した後にこれらをまとめてエッチバックする方法、熱処理により絶縁膜をリフローさせる方法等が知られている。また、テトラエトキシシラン（以下、TEOSと称す。）に代表される有機シリコン系化合物とオゾンとの混合ガスを用いて常圧にて化学気相成長（以下、CVDと称する。）を行う

方法、上記有機シリコン系化合物に水あるいは酸素を添加したガスを用いてプラズマCVDを行う方法等、成膜時のフロー効果を利用して絶縁膜を成膜する方法も注目されている。

【0004】しかし、これらの技術を適用しても、配線間隔が広い配線パターン上では、平坦化度が不足してさらにこの上に形成される配線パターンの加工精度や信頼性を低下させ、逆に配線間隔が狭い配線では、この配線パターン間を層間絶縁膜で十分に埋め込むことができずに「す」を発生させてしまうという問題があった。

【0005】そこで、高いアスペクト比を有する配線パターン上に「す」を発生させることなく、平坦化絶縁膜を形成するための技術として、バイアスECRプラズマCVD法が注目されている。これは、ECR（電子サイクロトロン共鳴）を利用して低ガス圧下で高いイオン電流密度を有するECRプラズマを生成させて、カバレッジに優れた膜を成膜すると共に、上記プラズマ生成とは独立に基板バイアスを制御してイオン・スパッタ作用による平坦化効果も併せて狙う手法である。このバイアスECRプラズマCVD法により成膜された SiO_2 膜は、 Si-OH 基の含有量の低い緻密な膜質を持つことが知られている。

【0006】このような成膜を行うためバイアスECRプラズマCVD装置は、図10に示されるように、プラズマの生成がなされるプラズマ室101、ウェハ102が載置され、所望の膜の成膜がなされる反応室103より構成される。ここで、プラズマの生成は、マグネトロンにて発生させたマイクロ波を導波管104よりプラズマ室101へ導くとともに、該プラズマ室101の周囲に配されたソレノイドコイル106により、マイクロ波による電場に直交する磁場を発生させることにより、いわゆるECR放電を生じさせて行う。

【0007】また、反応室103内にはウェハ102を載置するサセプタ106が配設されているが、該サセプタ108には、ヒータ113が内蔵され、ウェハ102を加熱できるようになされているとともに、RF電源114が接続され、ウェハ102にバイアス電力を印加できるようになされている。

【0008】さらに、この反応室103には、該反応室103内を減圧するための排気口110が設けられており、また、原料ガスを供給するためのガス供給口126がプラズマ室101との継ぎ目部分に開口されている。

【0009】

【発明が解決しようとする課題】ところで、上述したようなECRプラズマCVD装置においては、平行平板型プラズマCVD装置のように原料ガスをシャワー電極から供給することができない。このため、ガス供給口126の個数やガスの供給方向等を最適化することによって、反応室103内へ供給される原料ガスの均一化を図っている。

(3)

特開平9-64024

【0010】しかしながら、ECRプラズマCVD装置においては、反応室103内に原料ガスが均一に供給されても、ウェハ102の中心部と周縁部とで膜のカバレッジに差が生じてしまう。

【0011】例えば、図11および図12に示されるように、Si基板131上にSiO₂膜132、A1系材料よりなる配線パターン133が形成されたウェハ102に対して、上述したようなECRプラズマCVD装置を用いてSiO₂よりなる平坦化絶縁膜135を途中で成膜した場合、ウェハ102の中心部においては、図11に示されるように、平坦化絶縁膜135が、配線パターン133間のスペース134に均一な膜厚にて成膜されるが、ウェハ102の周縁部においては、図12に示されるように、平坦化絶縁膜135の膜厚に偏りが生じてしまう。

【0012】このような現象は、プラズマ室101にて生成したプラズマが、発散磁界によって反応室103内へ拡散するために起こる。即ち、反応室103内に供給された原料ガスは、この発散するプラズマ流の中で所望の化学種へと変化し、このプラズマ流に乗ってウェハ102上へ堆積するため、ウェハ102に対する化学種の入射角度がウェハ102の中心部と周縁部とでは異なってしまうのである。

【0013】なお、ウェハ102が大口径化するにしたがって、ウェハ102中心部と周縁部とのカバレッジの差は顕著になってくる。

【0014】そして、そのまま成膜を続けてウェハ102を平坦化しようとする、ウェハ102の周縁部では、配線パターン133間のスペース134の埋め込みが不十分となる可能性もあり、埋め込み特性が面内で不均一性となってしまう。

【0015】また、平坦化絶縁膜135の形成時に限られず、バリヤメタルのごとき金属薄膜を成膜するに際しても、上述したように、ウェハ中心部と周縁部とでカバレッジに差が生じれば、製造される半導体装置の品質にバラツキを生じさせることになる。

【0016】そこで本発明はかかる従来の実情に鑑みて提案されたものであり、ウェハを大口径化しても、カバレッジの面内均一性を確保でき、埋め込み特性の面内均一性が図れるプラズマCVD装置を提供することを目的とし、また、これを用いた成膜方法を提供することを目的とする。

【0017】

【課題を解決するための手段】本発明に係るプラズマCVD装置は、上述の目的を達成するために提案されたものであり、チャンバ内に、プラズマを生成するためのプラズマ励起手段と、基体を載置するための載置手段と、原料ガスを供給するためのガス供給手段とを有し、原料ガスのプラズマを用いて、基体上に所望の材料膜を成膜するものであり、ガス供給手段のガス供給口が、基体の

表面と略同一平面上に開口されているものである。

【0018】このような構成を有するプラズマCVD装置は、段差を有する基体に対して、カバレッジの面内均一性に優れた膜を成膜できる。そして、この成膜によって基体の段差を埋め込み、平坦化を行う場合には、埋め込み特性の面内均一性も良好となる。

【0019】これは、原料ガスが基体の表面と略同一平面からプラズマ流中へ導入されると、基体の表面近傍にて原料ガス濃度を均一化することができ、ここで生成された化学種が基体と至近距離で拡散されることとなるため、基体に向かうプラズマ流に方向性があっても、基体段差の底部にまで化学種が均一に堆積するようになるからである。

【0020】ここで、ガス供給手段のガス供給口は、基体の外周に沿って配設されたリング状ノズルに開口されたものであってもよいし、チャンバの壁面に開口させたものであってもよい。

【0021】また、基体を載置するための載置手段には、RF電源が接続され、基板バイアスを印加可能となされてもよい。

【0022】本発明は、プラズマ流の基体に対する入射角度の影響を抑制できるものであるため、プラズマ励起手段として、マイクロ波電子サイクロトロン共鳴(ECR)を利用し、このECRプラズマを反応室に発散させて成膜を行う、ECRプラズマCVD装置に適用して好適である。なお、本発明を発散磁界の影響がないプラズマCVD装置、例えば、ヘリコン波プラズマCVD装置や、誘導結合型(ICP)プラズマCVD装置に適用してもよく、この場合には、カバレッジの面内均一性の一層の向上が期待できる。

【0023】そして、上述のような構成を有するプラズマCVD装置は、半導体装置を製造するに際して、種々の成膜工程に適用されて好適である。即ち、プラズマCVD装置のチャンバ内で、原料ガスのプラズマを生成させ、該チャンバ内に載置された基体上に所望の材料膜を成膜するに際し、原料ガスをウェハの表面と略同一平面から供給すればよい。

【0024】本発明を適用すると、カバレッジおよび埋め込み特性の面内均一性に優れた膜が成膜できることから、所望の材料膜としては、TiやTiN等のバリヤメタルに代表される金属薄膜、SiO₂等よりなる絶縁膜を成膜して好適である。

【0025】

【発明の実施の形態】以下、本発明を適用した実施の形態として、バイアスECRプラズマCVD装置について説明する。

【0026】第1の実施の形態

第1の実施の形態に係るバイアスECRプラズマCVD装置は、図1に示されるように、プラズマの生成がなされるプラズマ室1、基体(ウェハ)2が載置され、所望

(4)

特開平9-64024

の膜の成膜がなされる反応室3より構成される。

【0027】ここで、プラズマ室1には、マグネトロンにて発生させたマイクロ波が、導波管4内を通過し、石英窓5を介して導かれるようになされている。また、このプラズマ室1の周囲には、ソレノイドコイル6が配され、マイクロ波による電場に直交する磁場を発生可能とされている。さらに、このプラズマ室1には、プラズマ生成用のガスを供給するためのガス供給口7が開口されている。

【0028】このため、このプラズマ室1においては、プラズマ生成用のガスを供給しながら、マイクロ波による電場とこれに直交する磁場とを発生させることにより、いわゆるECR放電を生じさせて、プラズマを生成させることができる。

【0029】一方、反応室3には、該反応室3内を減圧するための排気口10が設けられており、該反応室3内へウェハ2を搬入するための搬入路11がゲートバルブ12を介して接続されており、この反応室3内にはウェハ2を載置するサセプタ8が配設されている。このサセプタ8には、ヒータ13が内蔵され、ウェハ2を加熱できるようになされているとともに、RF電源14が接続され、ウェハ2にバイアス電力を印加できるようになされている。

【0030】また、この反応室3内には、該反応室3内に原料ガスを供給するために、ウェハ2の外周に沿ったリング状ノズル16がウェハ2の表面と同一平面上に配設されている。なお、このリング状ノズル16は、図示しないガス供給源にガス供給管15を介して接続されており、この内周部に開口された複数のガス供給口から、ウェハ2の表面に向かって水平に原料ガスを噴出するようになされている。

【0031】このため、この反応室3においては、プラズマ室1から発散してくるプラズマ流に向かって、ウェハ2表面近傍にて原料ガスを供給し、これにより、所望の化学種を生成させ、ウェハ2に堆積させることとなる。

【0032】以上のような構成を有するバイアスECRプラズマCVD装置においては、ECRを利用して低ガス圧下で高いイオン電流密度を有するECRプラズマを生成させて、カバレッジに優れた膜を成膜すると共に、上記プラズマ生成とは独立に基板バイアスを制御してイオン・スパッタ作用による平坦化効果も併せて発揮することができる。

【0033】また、ウェハ2の表面に向かって同一平面から原料ガスが供給されることにより、ウェハ2表面近傍で原料ガス濃度を均一化することができ、ここで生成された化学種をウェハ2に対して至近距離から拡散させることができる。このため、プラズマ流に方向性があ

ても、化学種がウェハ2の全面に亘って段差底部にまで均一に堆積するようになり、ウェハ2の中心部と周縁部とのカバレッジの差が抑制されるようになる。

【0034】なお、このバイアスECRプラズマCVD装置におけるガス供給手段であるリング状ノズルは、ウェハ2表面と同一平面上に配設されているため、このリング状ノズルに付着した堆積物がウェハ2上に落下して落ちることがない。

【0035】第2の実施の形態

第2の実施の形態に係るバイアスECRプラズマCVD装置は、ガス供給手段の構成が第1の実施の形態とは異なるものである。

【0036】このバイアスECRプラズマCVD装置を図2に示す。なお、図1のバイアスECRプラズマCVD装置と同一の構成を有する部材については、同一符号を付し、共通説明を省略する。

【0037】具体的には、本実施の形態に係るバイアスECRプラズマCVD装置においては、反応室3の側壁面に、図示しないガス供給源に接続するガス供給管25が複数箇所に貫通することによって、該反応室3の内壁面にガス供給口26が開口されている。ここでは、このガス供給口26は、ウェハ2の表面と同一平面上に設けられ、原料ガスの供給方向がウェハ2の表面に向かって水平方向となるごとく向けられている。

【0038】このような構成となされると、ウェハ2の表面に向かって同一平面から原料ガスが供給されることにより、ウェハ2表面近傍で原料ガス濃度を均一化することができ、ここで生成された化学種をウェハ2に対して至近距離から拡散させることができる。このため、プラズマ流に方向性があっても、化学種がウェハ2の全面に亘って段差底部にまで均一に堆積するようになり、ウェハ2の中心部と周縁部とのカバレッジの差を抑制できるようになる。

【0039】また、このバイアスECRプラズマCVD装置においては、反応室3の側壁面にガス供給口26が設けられているため、反応室3内でガス供給手段に堆積が起こる虞れがない。

【0040】ここで、原料ガスがウェハ2表面と同一平面から供給されることによる効果を示すため、下記の実験を行った。

【0041】具体的には、サセプタ8を昇降可能なものとしておき、ウェハ2表面からガス供給口26までの高さを0cm、5cm、10cmに変化させ、それぞれの場合について、図3に示されるように、SiO₂膜32上にAl系材料よりなる配線パターン33が形成されたウェハ2に対して、SiO₂よりなる平坦化絶縁膜35の成膜を行った。なお、成膜条件は、

反応室への導入ガス	：	SiH ₄	流量	60sccm
プラズマ室への導入ガス	：	O ₂	流量	120sccm

(5)

特開平9-64024

Ar	流量	60 sccm
圧力	:	0.1 Pa
マイクロ波電力	:	2000W (2.45 GHz)
RFバイアス電力	:	1500W (13.56 MHz)
ウェハ温度	:	300°C

とした。但し、この成膜は、スペース34を完全に埋め込むまで行わず、平坦化絶縁膜35の膜厚が0.5 μ mとなった時点で停止した。

【0042】そして、成膜された平坦化絶縁膜35のカバレッジの評価は、ウェハ2の中心から9 cmなる位置に存在するスペース34を囲む配線パターン33の側壁面のうち、最も中心側での膜厚bと、最も周縁側での膜厚aとをそれぞれ測定することによって行った。この結果を、図4に、ウェハ2表面からガス供給口26までの高さ、上述の測定によって得られた膜厚aと膜厚bの比(b/a比)との関係として示した。

【0043】図4より、ウェハ2表面からガス供給口26までの高さが0 cmである場合には、平坦化絶縁膜35の膜厚bと膜厚aとが等しいが、ウェハ2表面からガス供給口26までの高さが大きくなるほど、膜厚aと膜厚bとの差が大きくなっていることがわかる。

【0044】これは、ウェハ2表面からガス供給口26までの高さを小さくするほど、プラズマ流のウェハ2に対する入射角度の影響が抑えられ、ウェハ2の中心部と周縁部とのカバレッジの差が抑制されることを示している。

【0045】この結果より、原料ガスをウェハ2表面と同一平面から供給することにより、カバレッジの面内均

反応室への導入ガス	:	SiH ₄	流量	60 sccm
プラズマ室への導入ガス	:	O ₂	流量	120 sccm
	:	Ar	流量	60 sccm
圧力	:	0.1 Pa		
マイクロ波電力	:	2000W	(2.45 GHz)	
RFバイアス電力	:	1500W	(13.56 MHz)	
ウェハ温度	:	300°C		

とした。

【0050】これにより、図6に示されるように、ウェハ2は、配線パターン33間のスペース34がSiO₂膜よりなる平坦化絶縁膜35によって埋め込まれて平坦化された。

【0051】ここで、形成された平坦化絶縁膜35の埋め込み特性を観察したところ、ウェハ2の全面に亘って良好であり、ウェハ2の中心部と周縁部とで差は認められなかった。

【0052】なお、これは、基板バイアスの印加によるスパッタ作用により、優れた埋め込み特性が発揮されたことにも起因するが、原料ガスをウェハ2表面と同一平面から供給したことにより、埋め込み特性が面内で均一化された効果によるものである。

【0053】実施例2

一性が確保できるようになることがわかった。

【0046】

【実施例】以下、上述したようなバイアスECRプラズマCVD装置を用いて、実際に半導体装置の製造プロセスにおける成膜を行った例について説明する。

【0047】実施例1

本実施例では、図1に示したバイアスECRプラズマCVD装置を用いて、A1系材料よりなる配線パターンが形成されたウェハ2に対して平坦化絶縁膜を形成した。

【0048】具体的には、図5に示されるような、図示しないトランジスタ素子が形成されたSi基板31上にSiO₂膜32、A1系材料よりなる配線パターン33がこの順に形成されたウェハ2を用意し、このウェハ2を図1に示したバイアスECRプラズマCVD装置のサセプタ8に載置させた。そして、ヒータ13によって該ウェハ2を昇温すると共に、RF電源によって基板バイアスを印加した。また、プラズマ室1では、ECR放電によって、ガス供給口7から供給されたガスのプラズマを発生させた。そして、このプラズマを反応室3内に発散させると同時に、リング状ノズル16より原料ガスを供給して、SiO₂膜の成膜を行った。

【0049】なお、成膜条件は、

SiH ₄	流量	60 sccm
O ₂	流量	120 sccm
Ar	流量	60 sccm
圧力	:	0.1 Pa
マイクロ波電力	:	2000W (2.45 GHz)
RFバイアス電力	:	1500W (13.56 MHz)
ウェハ温度	:	300°C

本実施例では、図2に示したバイアスECRプラズマCVD装置を用いて、バリヤメタルを形成した。

【0054】具体的には、図7に示されるような、図示しないトランジスタ素子が形成されたSi基板41上にSiO₂膜42、A1系材料よりなる配線パターン43、SiO₂よりなる平坦化絶縁膜44がこの順に形成され、該平坦化絶縁膜44に上記配線パターン43を臨むビア・ホール45が開口されてなるウェハ2を用意し、このウェハ2を図2に示したバイアスECRプラズマCVD装置のサセプタ8に載置させた。そして、ヒータ13によって該ウェハ2を昇温すると共に、RF電源によって基板バイアスを印加した。また、プラズマ室1では、ECR放電によって、ガス供給口7から供給されたガスのプラズマを発生させた。そして、このプラズマを反応室3内に発散させると同時に、反応室3の内壁面

(6)

特開平9-64024

に開口したガス供給口26より原料ガスを供給して、Ti膜およびTiN膜を連続成膜した。

<Ti膜の成膜>

反応室への導入ガス	: TiCl_4	流量 50 sccm
プラズマ室への導入ガス	: H_2	流量 100 sccm
圧力	: 0.2 Pa	
マイクロ波電力	: 1000 W	(2.45 GHz)
RFバイアス電力	: 1500 W	(13.56 MHz)
ウェハ温度	: 400°C	

<TiN膜の成膜>

反応室への導入ガス	: TiCl_4	流量 50 sccm
プラズマ室への導入ガス	: N_2	流量 200 sccm
圧力	: 0.2 Pa	
マイクロ波電力	: 1000 W	(2.45 GHz)
RFバイアス電力	: 1500 W	(13.56 MHz)
ウェハ温度	: 400°C	

とした。

【0056】これにより、図8に示されるように、平坦化絶縁膜44の上面、ビア・ホール45の側壁面および底面を被覆することく、Ti膜およびTiN膜よりなるバリアメタル46が形成された。

【0057】ここで、このバリアメタル46のカバレッジを観察したところ、ウェハ2の全面に亘って良好であり、ウェハ2の中心部と周縁部との差は認められなかった。

【0058】なお、これは、基板バイアスの印加によるスパッタ作用により、優れた埋め込み特性が発揮されたことにも起因しているが、原料ガスをウェハ2表面と同一平面から供給したことの効果によるものである。

【0059】以上のようにしてバリアメタル46の成膜を終了した後は、常法に従い、図9に示されるように、スパッタリング法によりAl系配線層47を形成し、プラズマCVD法によりSiN膜よりなる保護層48を形成すればよい。

【0060】以上、本発明に係るプラズマCVD装置およびこれを用いた成膜方法について説明したが、本発明は上述の実施の形態および実施例に限定されるものではないことはいうまでもない。例えば、第1の実施の形態および第2の実施の形態においては、バイアスECRプラズマCVD装置について説明したが、ヘリコン波プラズマCVD装置、ICPプラズマCVD装置に対して本発明を適用してもよい。これらのプラズマCVD装置においては、ECRプラズマCVD装置のようにプラズマ流に方向性がないが、原料ガスをウェハと略同一平面から供給することによって、より一層カバレッジや埋め込み特性の面内均一性を向上することが可能となる。

【0061】なお、本発明に係るプラズマCVD装置は、単独で用いられてもよいが、マルチチャンバ装置の1つのチャンバとして用いられ、他の装置と真空搬送路を介して接続されていてもよい。

【0055】なお、成膜条件は、

【0062】また、実施例1および実施例2においては、実際に平坦化絶縁膜、バリアメタルを成膜した例について説明したが、これに限られず、原料ガスとして、SiやTiの他、Al、Cu、W、Pt、Ag、Mo、Zr、Pd、Hf、Cr、Ta等を含有する化合物を用いて、適宜所望の材料膜を成膜してもよい。原料ガスは有機金属化合物であってもよい。

【0063】さらに、実施例1のようにしてシラン(SiH_4)を用いたバイアスECRプラズマCVDによって途中まで成膜を行った後、 O_2 とTEOSとを用いた常圧CVDや、 H_2O とTEOSとを用いたプラズマCVDのごときフロー効果に優れた成膜を行う等、従来公知の平坦化技術と併用してもよい。

【0064】その他、本発明を適用して成膜がなされるウェハの構成も何等限定されない。

【0065】

【発明の効果】以上の説明から明かなように、本発明を適用すると、大口径化された基体に対して、カバレッジの面内均一性に優れた膜を成膜することが可能となり、この膜によって平坦化を行う場合には埋め込み特性の面内均一性も向上する。

【0066】このため、バリアメタルの形成に適用すれば、基体全面に亘って、安定したオーミック・コンタクトやAlの粒界拡散防止効果が得られ、平坦化絶縁膜の形成に適用すれば、微細化・多層化した配線パターンを十分に平坦化することが可能となり、さらにこの上に形成される配線パターンの加工精度、信頼性を向上させることができる。

【0067】したがって、本発明を適用することにより、半導体装置の信頼性および歩留まりを高めることが可能となる。

【図面の簡単な説明】

【図1】本発明を適用したバイアスECRプラズマCVD装置の一構成例を示す模式図である。

(7)

特開平9-64024

【図2】本発明を適用したバイアスECRプラズマCVD装置の他の構成例を示す模式図である。

【図3】カバレッジの評価方法を説明するための模式的断面図である。

【図4】ウェハ表面からガス供給口までの高さと、膜厚aおよび膜厚bの比（b/a比）との関係を示す特性図である。

【図5】配線パターンが形成されたウェハを示す模式的断面図である。

【図6】図5のウェハに対して、図1のバイアスECRプラズマCVD装置を用いて、平坦化絶縁膜を成膜した状態を示す模式的断面図である。

【図7】ビアホールが形成されたウェハを示す模式的断面図である。

【図8】図7のウェハに対して、図2のバイアスECRプラズマCVD装置を用いて、バリヤメタルを成膜した状態を示す模式的断面図である。

【図9】図8のウェハに対して、Al系配線層および保護層が形成された状態を示す模式的断面図である。

【図10】従来のバイアスECRプラズマCVD装置の

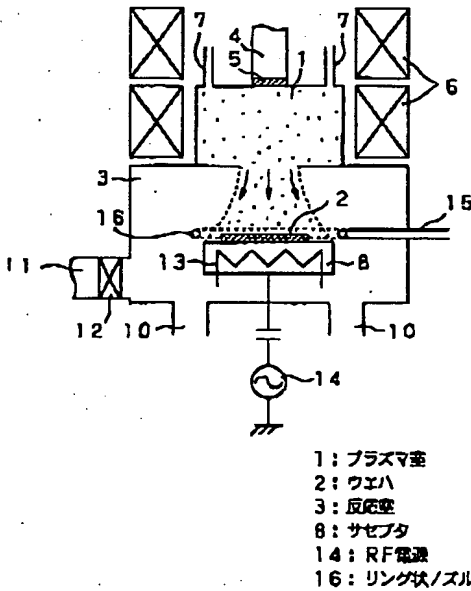
一構成例を示す模式図である。

【図11】図10のバイアスECRプラズマCVD装置を用いて、平坦化絶縁膜を途中まで成膜したウェハの中心部を示す模式的断面図である。

【図12】図10のバイアスECRプラズマCVD装置を用いて、平坦化絶縁膜を途中まで成膜したウェハの周縁部を示す模式的断面図である。

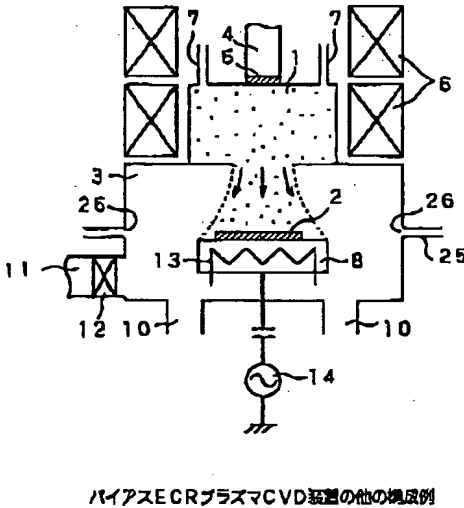
- 【符号の説明】
- 1 プラズマ室
 - 2 ウェハ
 - 3 反応室
 - 8 サセプタ
 - 14 RF電源
 - 16 リング状ノズル
 - 26 ガス供給口
 - 31 Si基板
 - 32 SiO₂膜
 - 33 配線パターン
 - 34 スペース
 - 35 平坦化絶縁膜

【図1】



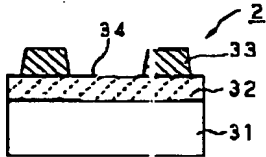
バイアスECRプラズマCVD装置の一構成例

【図2】

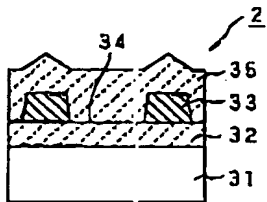


バイアスECRプラズマCVD装置の他の構成例

【図5】



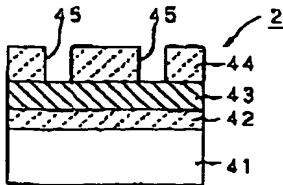
【図6】



33: 配線パターン
34: スペース
35: 平坦化絶縁膜

平坦化絶縁膜が成膜されたウェハ

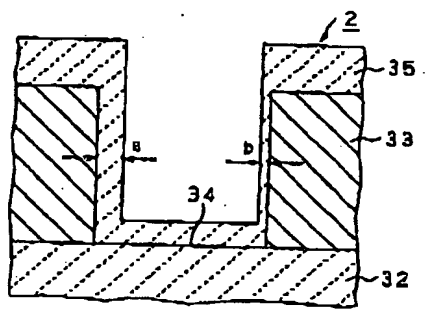
【図7】



(8)

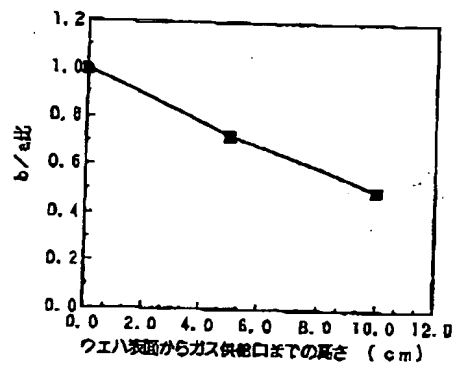
特開平9-64024

【図3】

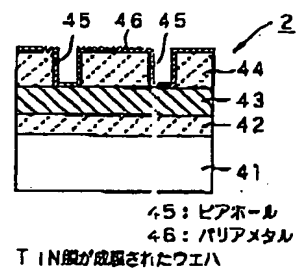


ケーブルの評価方法の説明

【図4】

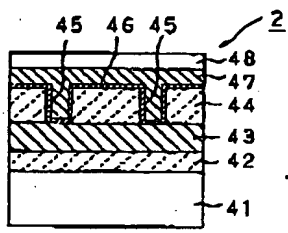


【図8】

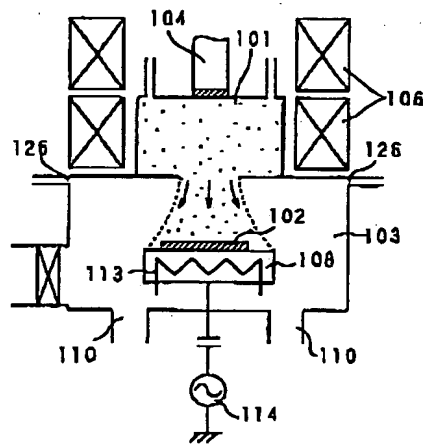


TiN膜が成膜されたウェハ

【図9】

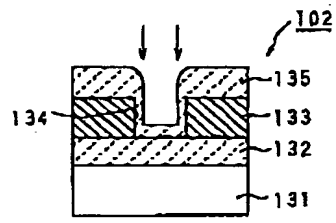


【図10】



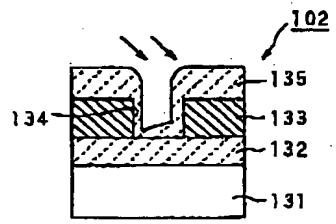
従来のバイアスECRプラズマ装置

【図11】



ウェハ中心部での断面

【図12】



ウェハ四角部での断面

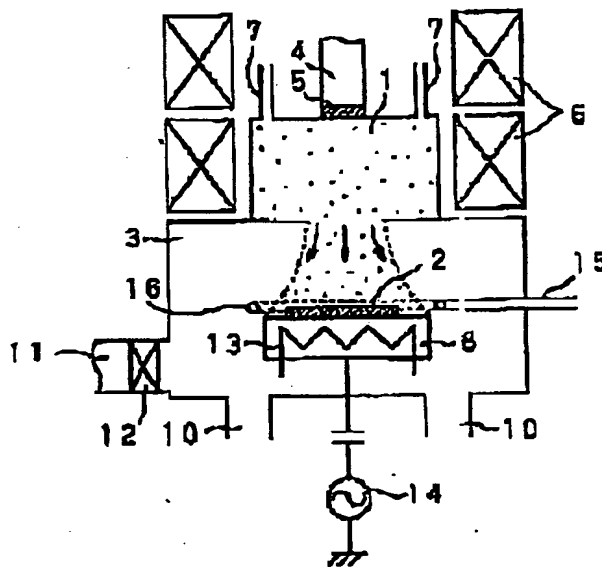
PLASMA CVD SYSTEM AND FILM FORMATION METHOD USING IT

Patent number: JP9064024
Publication date: 1997-03-07
Inventor: MUROYAMA MASAKAZU
Applicant: SONY CORP
Classification:
- International: H01L21/31; C23C16/50; H01L21/205; H01L21/316
- european:
Application number: JP19950210664 19950818
Priority number(s): JP19950210664 19950818

Report a data error here

Abstract of JP9064024

PROBLEM TO BE SOLVED: To provide a plasma CVD system and a film formation method, using it, which secure in-plane uniformity of coverage and obtain in-plane uniformity of bury-characteristic even when a wafer is made large bore **SOLUTION:** A bias ECR plasma CVD system consists of a plasma chamber 1 generating plasma and a reaction chamber 3 performing film formation on a wafer 2, and a susceptor 8 on which the wafer 2 is mounted is assigned in the reaction chamber 3, so that temperature up of the wafer 2 and application of substrate bias are enabled. And, on the side wall surface of the reaction chamber 3, a gas supply port 16 is opened on the same plane with the surface of the wafer 2. And, raw material gas is horizontally supplied from the gas supply port 16 toward the surface of the wafer 2, so that raw material gas concentration is made uniform near the surface of the wafer 2, and chemical species generated here are diffused against the wafer 2 at point-blank range.



Data supplied from the esp@cenet database - Worldwide